

Projeto, Simulação e Implementação em Hardware de um Sistema de Sincronismo para o MI-SBTVD

Marcelo A. C. Fernandes, Cristiano Panazio e Sandro A. Fasolo

Abstract—In 2005 the Brazilian government supported many research consortia in order to develop a Digital Television System employing advanced technologies for multimedia broadcasting. One of the proposals for the physical layer of this system was entitled Innovative Modulation for the Brazilian Digital TV System (MI-SBTVD). The MI-SBTVD Project includes high performance error-correcting codes, transmit spatial diversity and multi-carrier modulation. The objective of this article is to present the synchronization techniques that were used in the first proof-of-concept for the MI-SBTVD System. We present the simulated performance results for both the AWGN and multipath channels. Finally, we also comment on the implementation details of the synchronization scheme using Field Programmable Gate Array (FPGA) devices.

Index Terms— OFDM Synchronization, Digital Television, SBTVD.

Resumo—Em 2005 o governo brasileiro financiou um grupo de consórcios formado por vários pesquisadores para desenvolver um Sistema de Televisão Digital incorporando o estado da arte das tecnologias atuais. Uma das propostas para a camada física deste sistema foi chamada de Modulação Inovadora para o Sistema Brasileiro de TV Digital (MI-SBTVD). O projeto MI-SBTVD utiliza uma codificação de canal de alto desempenho, diversidade espacial e modulação com múltiplas portadoras. O objetivo deste artigo é apresentar a técnica de sincronização utilizada na primeira prova de conceito do protótipo do MI-SBTVD. O desempenho do receptor empregando a técnica de sincronização proposta é avaliada, tanto em canais AWGN como em canais com múltiplos percursos. Finalmente, são apresentados os detalhes da implementação do protótipo em FPGA - *Field Programmable Gate Array*.

Palavras chave— Sincronização, OFDM, SBTVD.

I. INTRODUÇÃO

Desde os anos 80, a transição do sistema analógico de TV para o digital tem sido discutida e implementada em diferentes países. Basicamente, há três padrões que disputam o panorama

internacional: o americano ATSC [2], o europeu DVB-T [3], e o padrão japonês ISDB-T [4]. Estes três sistemas fazem uso da mesma tecnologia de compressão de vídeo, o MPEG-2. Por outro lado, eles diferem com respeito às técnicas de modulação e codificação de canal.

O padrão ATSC é baseado em uma única portadora com modulação 8-VSB (*Vestigial Side Band* com 8 níveis)[5], enquanto o DVB-T e ISDB-T são baseados na técnica de transmissão OFDM (*Orthogonal Frequency Division Multiplexing*) [6] com vários níveis de modulação QAM. No ano de 2005 o governo brasileiro contratou vinte consórcios, compostos por um grande número de pesquisadores, para dar início ao desenvolvimento do Sistema Brasileiro de Televisão Digital (SBTVD). O desenvolvimento deveria incorporar o estado da arte das técnicas de transmissão para sinais digitais, com o objetivo de prover melhorias consideráveis frente aos padrões mais antigos.

O Consórcio MI-SBTVD foi composto pelo Instituto Nacional de Telecomunicações (INATEL), a Universidade Estadual de Campinas (UNICAMP), a Universidade Federal de Santa Catarina (UFSC), a Universidade Federal do Paraná (UTFPR) e a empresa Linear Equipamentos Eletrônicos. O MI-SBTVD utiliza código LDPC para codificação de canal e sistema OFDM combinado com técnicas de codificação espaço temporal (STC) [7] no processo de modulação. O sistema STC-OFDM [8] com diversidade espacial na transmissão é uma técnica muito eficiente para situações onde é necessária uma alta taxa de transmissão em canais móveis e em ambientes fortemente seletivos no tempo e na frequência.

Para garantir uma demodulação correta no receptor, o sistema precisa compensar os atrasos de propagação, o efeito Doppler e as variações na frequência do oscilador local. Estes objetivos só podem ser alcançados pelo uso de uma técnica de sincronização corretamente projetada, dado que o sincronismo representa um papel muito importante em sistemas OFDM [9] [10]. O início do tempo do símbolo OFDM e a frequência do oscilador local devem ser estimados pelo circuito de sincronização para que o processo de demodulação tenha sucesso. Pois somente após a sincronização é que o restante dos processos - FFT, estimação da resposta em frequência do canal, decodificações e detecção - pode ser efetivado. Os diagramas em blocos do transmissor e do receptor do sistema STC-OFDM proposto são mostrados nas Figuras 1 e 2,

Manuscrito recebido em 15 de maio de 2005; revisado em 18 de novembro de 2005.

Marcelo A. C. Fernandes é aluno de doutorado no Departamento de Comunicações da Universidade Estadual de Campinas - Unicamp, Campinas, SP (maugusto@decom.fee.unicamp.br). Cristiano Panazio é Professor Doutor da Escola Politécnica da Universidade de São Paulo - USP, São Paulo (cpanazio@lcs.poli.usp.br). Sandro Adriano Fasolo é Professor Adjunto do Instituto Nacional de Telecomunicações - Inatel, Santa Rita do Sapucaí, MG (sandro.fasolo@inatel.br). Este trabalho foi financiado pela FINEP - Financiadora de Estudos e Projetos no âmbito do Sistema Brasileiro de TV Digital - SBTVD.

respectivamente. Um fato importante a enfatizar é que as técnicas de sincronização convencionais para sistema com uma única antena de transmissão não são aplicadas diretamente ao STC-OFDM. Características particulares da modulação STC-OFDM devem ser levadas em conta no projeto do sistema de sincronização.

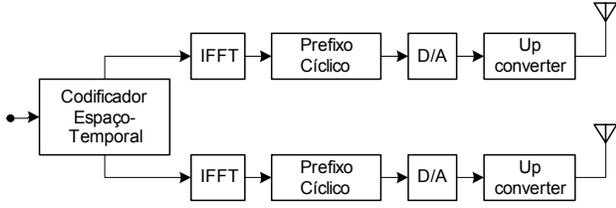


Fig. 1. Diagrama de blocos do Transmissor STC-OFDM.

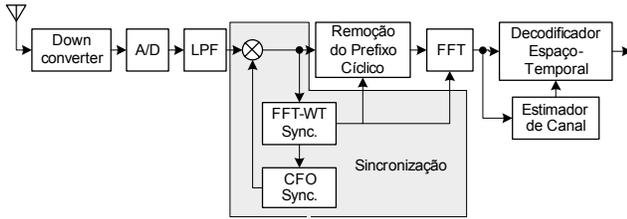


Fig. 2. Diagrama de blocos do Receptor STC-OFDM.

O principal objetivo deste artigo é apresentar os detalhes do esquema de sincronização proposto no receptor de TV digital para o sistema MI-SBTVD. Os aspectos teóricos e práticos de implementação em hardware, alguns resultados interessantes para canais AWGN e com múltiplos percursos também são apresentados e discutidos.

II. SINCRONIZAÇÃO PARA RECEPTORES OFDM COM CÓDIGOS ESPAÇO-TEMPORAIS

O sincronismo é um das partes mais importantes de um receptor para OFDM. É um processo indispensável que é usado para compensar a presença de imperfeições de sistema, tais como *desvios* do oscilador local, efeito Doppler e atrasos na propagação do sinal.

Chamando de f_{erro} o *desvio* de frequência entre o transmissor e o receptor, θ o *desvio* de fase e τ_{erro} o *desvio* de tempo, pode-se então caracterizar o sinal recebido $r(t)$ como:

$$r(t) = s(t - \tau) e^{j2\pi f_{erro} t + \theta} + n(t), \quad (1)$$

onde $s(t)$ é o sinal transmitido e $n(t)$ é um ruído branco gaussiano aditivo. Neste artigo não será levada em conta a sincronização de fase, dado que isto pode ser facilmente realizado pelo estimador de canal sem qualquer perda de desempenho. Então, daqui em diante não será considerada a fase θ nas equações.

Como mostrado em [9] e [10], é possível observar que o

desvio de frequência entre a frequência do sinal recebido e do oscilador local no receptor pode destruir a ortogonalidade entre as subportadoras, causando ICI (*Inter-Carrier Interference*) no sinal recebido. Se o *desvio* de tempo não é compensado no caso em que é maior que o prefixo cíclico, T_{CP} , então ICI e ISI (*Interferência entre Símbolos OFDM*) aparecem juntas [9] [10].

As técnicas de sincronização podem ser divididas em duas categorias, quais sejam, as técnicas cegas, que não utilizam um sinal piloto, chamadas na literatura de *non-pilot aided* [11]-[13] e as técnicas supervisionadas. Nestas últimas o receptor tem um conhecimento *a priori* de algumas informações dos sinais pilotos, que podem ser multiplexadas no tempo ou em frequência [14]-[16]. No caso específico das técnicas cegas, alguns algoritmos exploram propriedades de correlação induzidas pela inserção de prefixo cíclico.

Como apresentado na Figura 1 e de acordo com [9] e [10], o processo de sincronismo pode ser dividido em duas partes, quais sejam, *Carrier Frequency Offset* (CFO), que corrige f_{erro} , e a *FFT (Fast Fourier Transform) Window Timing* (FFT-WT) que minimiza τ_{erro} e obtém f_{erro} .

A sincronização de tempo e frequência pode ser feita em duas fases, uma chamada de sincronização grosseria e outra chamada de sincronização fina. Enquanto a sincronização grosseria é feita no domínio do tempo, a fina é realizada no domínio da frequência [10]. A sincronização fina permite obter uma estimação mais precisa, i.e., mais robusta aos efeitos do ruído. Contudo, neste trabalho não foram utilizadas as técnicas de sincronização fina, o que significa que os resultados aqui obtidos podem ser ainda melhores.

A. Perdas Causadas pelos Erros de Sincronização

Valores elevados de f_{erro} aumentam a ICI e valores elevados de τ_{erro} aumentam a ICI e ISI, resultando assim em uma degradação do desempenho. De acordo com [10] é possível descrever a degradação do desempenho em canais AWGN em termos da SNR (Relação Sinal/Ruído), como uma função de f_{erro} e τ_{erro} que é determinada pelas seguintes equações:

$$SNR_m \approx \frac{E_S(m) \text{sinc}^2(f_{erro} T_S)}{N_0 + E_S(m) + \sum_{\substack{n=0 \\ n \neq m}}^{N-1} \text{sinc}^2(n - m + f_{erro} T_S)} \quad (2)$$

$$SNR_m \approx \frac{\left(1 - \frac{\tau_{erro}}{T_S}\right)^2}{\frac{N_0}{E_S(m)} + \frac{\tau_{erro}^2}{T_S^2} + \frac{2\tau_{erro}^2}{T_S^2} + \sum_{n=0}^{N-1} \text{sinc}^2\left(\frac{(n-m)\tau_{erro}}{T_S}\right)} \quad (3)$$

A Equação (2) ilustra a degradação da SNR na m -ésima portadora causada pelo *desvio* de frequência e a Equação (3) apresenta a degradação da SNR na m -ésima portadora quando a ISI está presente na janela da FFT causada pelo *desvio* de tempo. Nestas equações, T_S representa o período de um símbolo OFDM, N representa o número total de portadoras, $E_S(m)$ é a energia média da m -ésima portadora e N_0 representa a densidade espectral de potência do ruído AWGN no canal. Como pode ser analisado a partir das Equações (2) e (3), as degradações causadas por f_{erro} e τ_{erro} são consideráveis. O importante é ressaltar que quando $|\tau_{erro}| \leq T_{CP}$, o erro de tempo resulta apenas em uma distorção de fase que pode ser facilmente corrigida pelo estimador de canal.

III. PARÂMETROS DO PROCESSO DE SINCRONIZAÇÃO PARA A IMPLEMENTAÇÃO

Para implementar a sincronização de tempo e correção do CFO, foi escolhida uma técnica de máxima verossimilhança apresentada em [13]. Esta técnica permite estimar de forma conjunta o desvio de tempo e de frequência por meio da propriedade de correlação do prefixo cíclico, como mostrado na Figura 3.

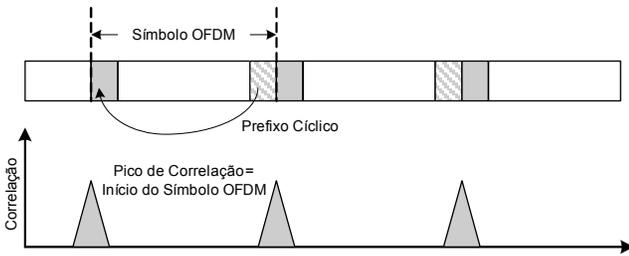


Fig 3. Técnica de Correlação do Prefixo Cíclico.

As técnicas clássicas de sincronização usam o critério de máxima verossimilhança para calcular f_{erro} e τ_{erro} , como apresentado em [10] e [13]. Em [13], o *desvio* de frequência estimado, \hat{f}_{erro} , e o *desvio* de tempo estimado $\hat{\tau}_{erro}$ são obtidos pelas seguintes equações:

$$\gamma(n) = \sum_{k=n}^{n+M-1} v(k)v^*(k+N), \quad (4)$$

$$\phi(n) = \sum_{k=n}^{n+M-1} |v(k)|^2 + |v(k+N)|^2, \quad (5)$$

$$\hat{f}_{erro} = -\frac{1}{2\pi} \angle \gamma(\hat{\tau}_{erro}), \quad (6)$$

$$\hat{\tau}_{erro} = \arg\left(\max\left\{|\gamma(\tau_{erro})|^2 - \rho\phi(\tau_{erro})\right\}\right), \quad (7)$$

onde \angle representa o argumento de um número complexo, ρ é uma constante que depende da SNR e representa a magnitude da correlação entre as amostras $v(k)$ e $v(k+N)$, N é a duração da FFT e M é o tamanho do prefixo cíclico.

A escolha da técnica de sincronização deste projeto tem como base um compromisso que envolve a complexidade de implementação, robustez e o desempenho do sistema. Tomando como base que o sistema proposto, o MI-SBTV, não transmite uma sequência de treinamento, uma técnica cega é obrigatória para a sincronização de tempo e CFO. Os algoritmos implementados, com base nas Equações (4), (5), (6) e (7), são mostrados nas Figuras 4 e 5.

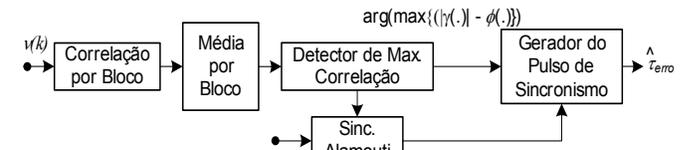


Fig. 4. Esquema de Sincronismo da FFT-WT.

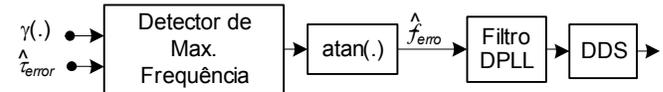


Fig. 5. Esquema de Sincronismo do CFO.

Em termos de complexidade, esta técnica tem um baixo custo computacional devido à utilização de somas móveis para a estimativa dos valores das correlações necessárias. Em canais com múltiplos percursos, a perda de desempenho parece ser desprezível. Em [13], para um canal com um perfil de decaimento exponencial com um comprimento de 15 amostras, a perda de desempenho situa-se ao redor de 1,2dB para uma SNR de 25dB.

Após a aquisição, quando os símbolos pilotos no domínio da frequência e a estimação de canal já estão disponíveis, pode-se então adotar técnicas supervisionadas (por exemplo, [17]) para refinar a sincronização de tempo e CFO. Porém, tal aproximação aumentaria a complexidade do sistema, dado que seriam incluídos mais algoritmos para a sincronização e novos circuitos para controle.

A. Detalhes da Implementação

Devido a algumas características de operação do sistema proposto, pode-se reduzir a complexidade da técnica apresentada em [13]. Em primeiro lugar, pode-se notar que o

coeficiente de correlação ρ é uma função da SNR. Conseqüentemente, para seu cálculo é necessário calcular a SNR e fazer uma divisão que não é uma tarefa computacional simples. Porém, o valor de ρ é quase igual a 1 para valores pequenos de SNR (por exemplo, para 12dB $\rho = 0,94$). Assim, seu impacto no desempenho pode ser desprezível.

A segunda simplificação é feita no cálculo do $\hat{\tau}_{erro}$. Dado que o valor da correlação dado por $\gamma(n)$ é um número complexo, então o uso de uma função de módulo como definido em (7) requereria uma função de raiz-quadrada. Assim, para reduzir a complexidade, esta operação foi aproximada pelo módulo da parte real mais o módulo da parte imaginária, como mostrada na Figura 6. No pior caso para tal aproximação, o erro relativo não é maior que $\sqrt{2}$. Contudo, ao se implementar a correção do CFO em malha fechada, temos $\gamma(n)$ tende para um número real quando o CFO é corretamente estimado. Deste modo, a parte imaginária tende a zero, fazendo com que o erro resultante da aproximação tenda também a zero.

O valor de correlação dado por $\gamma(n)$ é igual a uma amostra do símbolo de OFDM, que é igual a $T = 63/512\mu s$. Qualquer valor para o *desvio* de tempo menor que o período de uma amostra pode ser compensado pelo estimador de canal. O processo de correção no CFO é ilustrado na Figura 6.

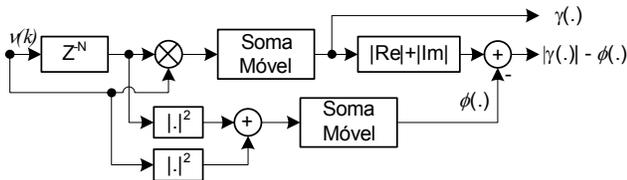


Fig. 6. Proposta da Técnica de Correlação.

Com o objetivo de melhorar a robustez do valor máximo estimado em (7), foi implementado um circuito de média por blocos em quatro sucessivos símbolos OFDM, como apresentado na Figura 4. Os resultados simulados para esta técnica são mostrados na Figura 8.

Neste projeto também foi desenvolvido um esquema de sincronização levando em consideração a atualização das palavras códigos do esquema STC de Alamouti. Isto deve ser feito porque a estimação de canal é executada a uma taxa especificada pelo esquema de Alamouti, e qualquer atualização dentro da palavra código do Alamouti implica em uma quebra de ortogonalidade do esquema de codificação.

A frequência estimada pelo CFO, \hat{f}_{erro} , é alimentada em um filtro, que é composto de um integrador digital escalonado. A saída é inserida então em um DDS (*Direct Digital Synthesizer*) que possui um funcionamento semelhante a um VCO (*Voltage Controlled Oscillator*). O DDS gera os sinais de co-seno e seno que são aplicados aos componentes em fase e quadratura do sinal recebido, corrigindo assim o CFO. A malha composta da estimação do CFO, filtro, DDS e Correção de CFO é chamada de *Digital Phase Locked Loop* (DPLL).

Nos tópicos seguintes serão apresentadas algumas curvas de desempenho do esquema de sincronização proposto. Os resultados foram obtidos para alguns dos canais usados nos testes para TV digital realizados no Brasil [1] (Tabela I).

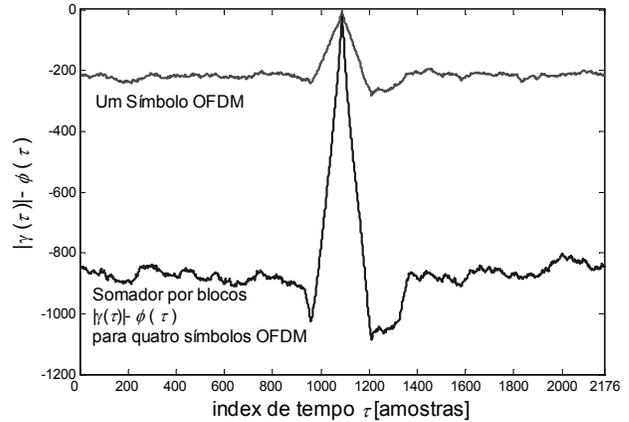


Fig. 7. Índice de tempo detectado para um símbolo OFDM, utilizando o somador de blocos com quatro símbolos OFDM.

TABELA I
PERFIL DE POTÊNCIA DOS CANAIS SIMULADOS.

Nome	Desc.	P ₁	P ₂	P ₃	P ₄	P ₅	P ₆
Brasil	Atraso (µs)	0	0,15	2,22	3,05	5,86	5,93
A	Atenuação (dB)	0	13,8	16,2	14,9	13,6	16,4
Brasil	Atraso (µs)	0	0,3	3,5	4,4	9,5	12,7
B	Atenuação (dB)	0	12	4	7	15	22

IV. TESTES DE DESEMPENHO

Nas Figuras 8 e 9 são apresentadas as variâncias normalizadas do tempo e da frequência estimados em função da SNR. Foram feitas simulações para vários canais com múltiplos percursos. Foi utilizado um período da amostra, T , para a normalização da variância do tempo e utilizada a banda da sub-portadora (3968Hz) para a normalização da variância da frequência.

Os resultados mostram um pouco de degradação de desempenho para canais com grande dispersão temporais, em particular para o canal B que possui múltiplos percursos severos, apresentando o pior desempenho. Todavia, a variância do tempo estimado é menor que o período T e a variância da frequência é menor que a banda da sub-portadora. Assim, pode-se concluir que este resultado não deverá degradar consideravelmente a taxa de erro de bit.

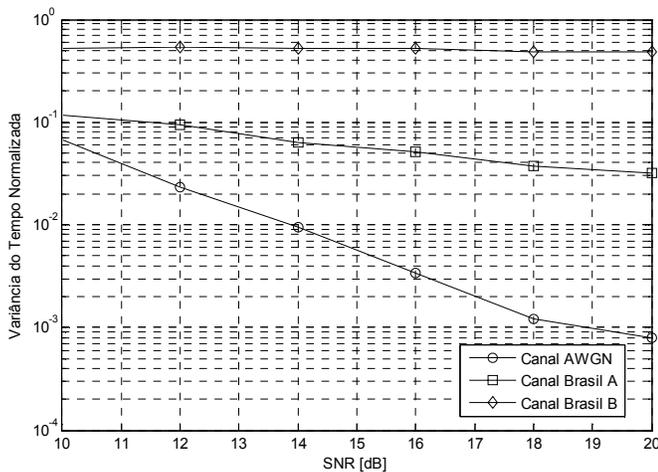


Fig. 8. Variância do tempo estimado.

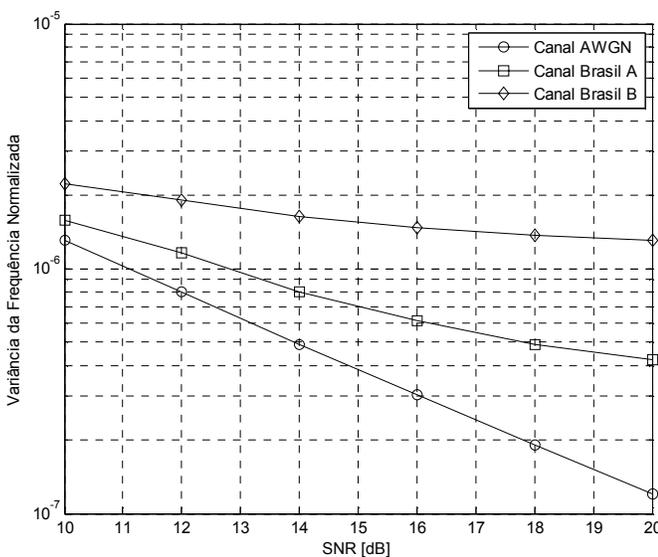


Fig. 9. Variância da frequência estimada.

V. ASPECTOS DA IMPLEMENTAÇÃO EM FPGA

O sistema proposto foi implementado em uma placa de desenvolvimento, Nallatech toolkit [18], que é composta de uma placa com dois conversores A/D e dois conversores D/A, várias interfaces digitais, e uma FPGA Xilinx Virtex 4 SX35 [19].

O protótipo desenvolvido é formado de um estágio de FI (Frequência Intermediária) com um *Digital Down-converter* (DDC), um estágio de sincronização de tempo e frequência, estimador de canal, um estágio de demodulação OFDM e um decodificador espaço temporal utilizando a técnica de Alamouti. Para uma prototipação rápida foi utilizada a ferramenta Xilinx de DSP *Design Flow* que auxilia no desenvolvimento de sistemas complexos através de Matlab/Simulink.

O resumo de percentuais de utilização do protótipo, em termos de hardware, é apresentado na Tabela II. A maioria dos dispositivos de BRAMs da FPGA, apresentadas na Tabela II (58 de 94 BRAMs), é usada pelos algoritmos de

sincronização, enquanto a maioria dos elementos de lógica (11.132 de 13.063 *slices*) é usada pelo restante do protótipo.

TABELA II
RECURSOS DE FPGA UTILIZADOS PELO PROTÓTIPO DESENVOLVIDO.

	Usado	Disponível	Utilização
Número de <i>slices</i> ocupados	13063	15360	85%
Número de BRAMs	94	192	48%
Número de DSP48s	47	192	24%

O algoritmo de sincronização é responsável pela utilização de um grande número de BRAMs [18], devido aos algoritmos de correlação entre *N* amostras separadamente e a média por blocos feita a cada quatro símbolos OFDM. Esta estratégia de implementação de hardware foi bastante interessante devido ao grande número de BRAMs na FPGA utilizada. Se uma grande quantidade de BRAMs não estivesse disponível, um número grande de *slices* (medida de dispositivos lógicos para as FPGAs da Xilinx) seria consumido para executar funcionalidades de memória. Este tipo de abordagem não seria possível devido ao grande número de *slices* consumidos pelo protótipo, algo em torno de 73% do total da FPGA.

A primeira prova de conceito para o MI-SBTVD foi implementada em janeiro de 2006. Na transmissão um módulo de RF foi anexado ao *front-end* do transmissor utilizando misturadores, amplificadores de potência e osciladores para transmitir um sinal de DTV na portadora de 512,8137MHz. No caso da recepção, o módulo de RF, desenvolvido pela empresa Linear, foi anexado à parte de FI do protótipo. O sinal analógico da saída do módulo de RF, centrado em 8,126984MHz, é amostrado pelo *down-converter* do protótipo a uma taxa de amostragem quatro vezes superior. A referência de relógio externa para o protótipo foi de 65,015873MHz. Nesta primeira prova de conceito o esquema de sincronismo implementado teve um desempenho satisfatório.

VI. CONCLUSÕES

Este artigo apresentou o esquema de sincronismo projetado, simulado e implementado para o MI-SBTVD. Foram mostrados os aspectos de projeto, resultados de simulação e detalhes de implementação em hardware usando FPGA. Melhorias adicionais estão sendo investigadas com o objetivo de refinar os parâmetros calculados e melhorar as condições de quantização das variáveis no FPGA. Além disso, outras técnicas estão sendo estudadas para melhorar a robustez do esquema de sincronização desenvolvido.

REFERÊNCIAS

[1] José M. C. Brito *et al.*, "Design, Simulation and Hardware Implementation of a Digital Television System: System Overview", The 9th International Symposium on Spread Spectrum Techniques and Applications - ISSSTA-2006, Manaus, Brazil, 2006.
 [2] ATSC Standard A/53, ASTC Digital Television Standard.

- [3] European Broadcasting Union, "Digital Video Broadcasting (DVB); Framing structure, channel coding and modulation for digital terrestrial television", ETSI EN 300 744 V1.4.1, 2001.
- [4] International Telecommunication Union, "Channel Coding, Frame Structure and Modulation Scheme for Terrestrial Integrated Services Digital Broadcasting (ISDB-T)", ITU-R 205/11, 1999.
- [5] Fernando C. C. Castro, Maria C. F. Castro, Marcelo A. C. Fernandes and Dalton S. Arantes, "8-VSB Channel Coding Analysis for DTV Broadcast," in IEEE Transactions on Consumer Electronics, vol. 46, 3, pp. 539-547, August, 2000.
- [6] K. Welling and M. Rice, "Coded Orthogonal Frequency Division Multiplexing for the Multipath Fading Channel," In Proceedings of the International Telemetering Conference, Las Vegas, NV, October 1999.
- [7] S. Alamouti, "A simple transmit diversity technique for wireless communications", IEEE J. Select. Areas Comm., vol 16, no 8, pp. 1451-1458, 1998.
- [8] K. F. Lee and D. B. Williams, "A Space-Time Coded Transmit Diversity Technique for Frequency Selective Fading Channels," IEEE Sensor Array and Multichannel Signal Processing Workshop, pp. 149-152 Cambridge, MA, March 2000.
- [9] S. Hara and R. Prasad, Multicarrier Techniques for 4G Mobile Communications, Artech House, 2003.
- [10] K. Fazel and S. Kaiser, Multi-carrier and Spread Spectrum Systems, Wiley, 2003.
- [11] Daffara F. and Chouly A., "Maximum likelihood frequency detectors for orthogonal multi-carrier systems", in Proc. IEEE International Conference on Communications (ICC'93), Geneva, Switzerland, pp. 766-771, May 1993.
- [12] Daffara F. and Adami O., "A new frequency detector for orthogonal multi-carrier transmission techniques," in Proc. IEEE Vehicular Technology Conference, Chicago, USA, pp. 804-809, July 1995.
- [13] J. J. van de Beek, M. Sandell, P. O. Borjesson, "ML estimation of time and frequency offset in OFDM systems," in IEEE Transactions on Signal Processing, vol. 45, 7, pp. 1800-1805, July, 1997.
- [14] Fazel K., Kaiser S. and Robertson P., "OFDM: A key component for terrestrial broadcasting and cellular mobile radio," in Proc. International Conference on Telecommunication (ICT'96), Istanbul, Turkey, pp. 576- 583, April 1996.
- [15] Fazel K., Kaiser S., Robertson P. and Ruf M.J., "A concept of digital terrestrial television broadcasting," Wireless Personal Communications, vol. 2, nos. 1 & 2, pp. 9-27, 1995.
- [16] Moose P.H., "A technique for orthogonal frequency division multiplexing frequency offset correction", Transactions on Communications, vol. 42, pp. 2908-2914, Oct. 1994.
- [17] Baoguo Yang, K. B. Letaief, R. S. Cheng, Zhigang Cao, "Timing recovery for OFDM transmission," in IEEE Journal on Selected Areas in Communications, vol. 18, 11, pp. 2278-2291, Nov., 2000.
- [18] Nallatech, Inc., "Virtex-4, Dual 105MSPS ADC, Dual 160MSPS DAC DIME-II Module User Guide," Reference Manual, 2005.
- [19] Xilinx Inc., "Virtex-4 User Guide," Reference Manual, March, 2006.

interesses incluem filtragem adaptativa, recuperação de sincronismo, técnicas multiportadora e receptores espaço-temporais.

Sandro Adriano Fasolo graduou-se em Licenciatura em Física pela Pontifícia Universidade Católica do Rio Grande do Sul (1989), graduou-se em Engenharia Elétrica pela Universidade Federal de Santa Maria (1993), obteve o mestrado em Engenharia Elétrica pela Universidade Estadual de Campinas (1996) e o doutorado em Engenharia Elétrica também pela Unicamp (2001). Atualmente é Professor Adjunto da Fundação Instituto Nacional de Telecomunicações. Tem experiência em diversas áreas da Engenharia Elétrica, com ênfase em Telecomunicações. Seus principais temas de interesse são televisão digital, transmissão digital, equalização adaptativa, equalização cega, rede de frequência única e simulação de sistemas de comunicações.

Marcelo Augusto C. Fernandes graduou-se em Engenharia Elétrica pela Universidade Federal do Rio Grande do Norte, em 1997, e obteve o mestrado em Engenharia Elétrica também pela UFRN, em 1998. Atualmente é Professor do Centro Universitário Salesiano de São Paulo (Unisal) e Pesquisador do ComLab/UNICAMP, onde está em fase final de conclusão do doutorado no Departamento de Comunicações (DECOM) da Faculdade de Engenharia Elétrica da Unicamp (FEEC/UNICAMP). Tem experiência em diversas áreas da Engenharia Elétrica, com ênfase em Telecomunicações. Suas principais áreas de interesse são equalização adaptativa, antenas inteligentes, sincronização, TV-Digital, sistemas CDMA, sistemas 3G, desenvolvimento de sistemas em Matlab/Simulink e programação FPGA.

Cristiano Panazio é professor da Escola Politécnica da Universidade de São Paulo desde 2006. Recebeu seus títulos de bacharelado e mestrado em Engenharia Elétrica pela Universidade Estadual de Campinas (UNICAMP), em 1999 e 2001, respectivamente. Em 2005 obteve o título de doutor pelo Conservatoire National des Arts et Métiers (CNAM), Paris, França. Seus